

FD6287T

三相 250V 栅极驱动器

概述

FD6287T 是一款集成了三个独立的半桥栅极驱动集成电路芯片，专为高压、高速驱动 MOSFET 设计，可在高达+250V 电压下工作。

FD6287T 内置 VCC/VBS 欠压 (UVLO) 保护功能，防止功率管在过低的电压下工作。

FD6287T 内置直通防止和死区时间，防止被驱动的高低侧 MOSFET 直通，有效保护功率器件。

FD6287T 内置输入信号滤波，防止输入噪声干扰。

产品特点

- 悬浮绝对电压+250V
- 电源工作电压范围：7~20V
- 集成三个独立的半桥驱动
- 输出电流+1.5A/-1.8A
- 3.3V/5V输入逻辑兼容
- VCC/VBS欠压保护 (UVLO)
- 内置直通防止功能
- 内置200ns死区时间
- 内置输入滤波功能
- 高低端通道匹配
- 高端输出与输入同相，低端输出与输入反相

封装



TSSOP-20

应用

三相电机驱动

1. 绝对最大额定值（除非特殊说明，所有管脚均以 COM 作为参考点）

参数	符号	范围	单位
高侧浮动绝对电压	$V_{B1,2,3}$	-0.3~275	V
高侧浮动偏移电压	$V_{S1,2,3}$	$V_{B1,2,3}-25 \sim V_{B1,2,3}+0.3$	V
高侧输出电压	$V_{HO1,2,3}$	$V_{S1,2,3}-0.3 \sim V_{B1,2,3}+0.3$	V
低侧供电电压	V_{CC}	-0.3~25	V
低侧输出电压	$V_{LO1,2,3}$	-0.3~ $V_{CC}+0.3$	V
逻辑输入电压 (HIN, LIN*)	V_{IN}	-0.3~ $V_{CC}+0.3$	V
偏移电压压摆率范围	dV_S/dt	≤ 50	V/ns
功率耗散 @ $T_A \leq 25^\circ\text{C}$	TSSOP-20 P_D	≤ 1.25	W
结对环境的热阻	TSSOP-20 R_{thJA}	≤ 100	$^\circ\text{C/W}$
结温范围	T_j	≤ 150	$^\circ\text{C}$
储存温度范围	T_{stg}	-55~150	$^\circ\text{C}$

注 1: 在任何情况下，不要超过 P_D 。

注 2: 电压超过绝对最大额定值，可能会损坏芯片。

2. 推荐工作条件（所有电压均以 COM 为参考点）

参数	符号	最小值	最大值	单位
高侧浮动绝对电压	$V_{B1,2,3}$	$V_{S1,2,3}+7$	$V_{S1,2,3}+20$	V
静态高侧浮动偏移电压	$V_{S1,2,3}$	COM-2(注 1)	250	V
动态高侧浮动偏移电压	$V_{S1,2,3}$	-50(注 2)	250	V
高侧输出电压	$V_{HO1,2,3}$	$V_{S1,2,3}$	$V_{B1,2,3}$	V
低侧供电电压	V_{CC}	7	20	V
低侧输出电压	$V_{LO1,2,3}$	0	V_{CC}	V
逻辑输入电压 (HIN, LIN*)	V_{IN}	0	V_{CC}	V
环境温度	T_A	-40	125	$^\circ\text{C}$

注 1: $V_{S1,2,3}$ 为 (COM-2V) 到 250V 时, HO 正常工作。 $V_{S1,2,3}$ 为 (COM-2V) 到 (COM- V_{BS}) 时, HO 逻辑状态保持。

注 2: $V_{S1,2,3}$ 为 (COM-50V), 宽 50ns 的瞬态负电压时, HO 正常工作。

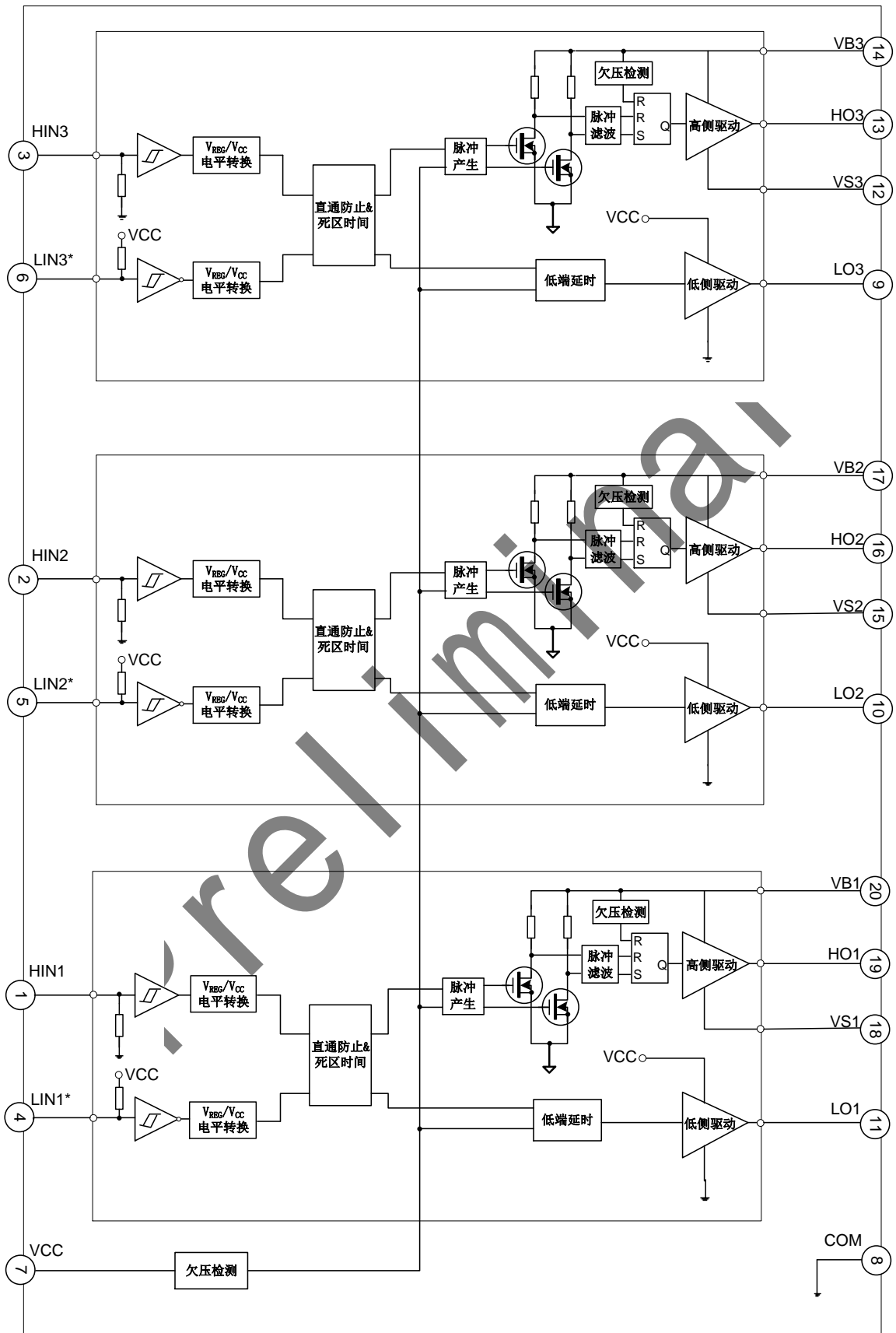
注 3: 芯片长久地工作在推荐的工作条件之上, 可能会影响其可靠性。不建议芯片在推荐的工作条件之上长期工作。

3. 静态电气参数 (除非特别注明, 否则 $T_A=25^{\circ}\text{C}$, $V_{CC}=V_{BS1,2,3}=15\text{V}$, $V_S=\text{COM}$)

参数	符号	测试条件	最小值	典型值	最大值	单位
高电平输入阈值电压	V_{IH}		2.7	--	--	V
低电平输入阈值电压	V_{IL}		--	--	0.8	V
V_{CC} 欠压保护跳闸电压	V_{CCUV+}		5.8	6.4	7.0	V
V_{CC} 欠压保护复位电压	V_{CCUV-}		5.4	6.0	6.6	V
V_{CC} 欠压保护迟滞电压	V_{CCUVH}		0.3	0.4	--	V
V_{BS} 欠压保护跳闸电压	V_{BSUV+}		5.8	6.4	7.0	V
V_{BS} 欠压保护复位电压	V_{BSUV-}		5.4	6.0	6.6	V
V_{BS} 欠压保护迟滞电压	V_{BSUVH}		0.3	0.4	--	V
悬浮电源漏电流	I_{LK}	$V_{B1,2,3}=V_{S1,2,3}=250\text{V}$	--	0.1	5.0	μA
V_{BS} 静态电流	I_{QBS}	$V_{IN}=0\text{V}$ 或 5V	--	180	270	μA
V_{BS} 动态电流	I_{PBS}	$f_{HIN1,2,3}=20\text{kHz}$	--	180	270	μA
V_{CC} 静态电流	I_{QCC}	$V_{IN}=0\text{V}$ 或 5V	--	330	500	μA
V_{CC} 动态电流	I_{PCC}	$f_{LIN1,2,3}=20\text{kHz}$	--	330	500	μA
LIN*高电平输入偏置电流	I_{LIN+}	$V_{LIN}=0\text{V}$	--	20	40	μA
LIN*低电平输入偏置电流	I_{LIN-}	$V_{LIN}=5\text{V}$	--	--	2	μA
HIN 高电平输入偏置电流	I_{HIN+}	$V_{HIN}=5\text{V}$	--	20	40	μA
HIN 低电平输入偏置电流	I_{HIN-}	$V_{HIN}=0\text{V}$	--	--	2	μA
输入下拉电阻	R_{IN}		200	260	320	$\text{K}\Omega$
高电平输出电压	V_{OH}	$I_O=100\text{mA}$	--	0.6	0.9	V
低电平输出电压	V_{OL}	$I_O=100\text{mA}$	--	0.3	0.45	V
高电平输出短路脉冲电流	I_{OH}	$V_O=0\text{V}$, $V_{IN}=5\text{V}$, $\text{PWD}\leq 10\mu\text{s}$	1.1	1.5	1.9	A
低电平输出短路脉冲电流	I_{OL}	$V_O=15\text{V}$, $V_{IN}=0\text{V}$, $\text{PWD}\leq 10\mu\text{s}$	1.3	1.8	2.3	A
V_S 静态负压	V_{SN}		--	-6.0	--	V

4. 动态电气参数 (除非特别注明, 否则 $T_A=25^{\circ}\text{C}$, $V_{CC}=V_{BS1,2,3}=15\text{V}$, $V_S=\text{COM}$)

参数	符号	测试条件	最小值	典型值	最大值	单位
输出上升沿传输时间	t_{on}		--	300	450	ns
输出下降沿传输时间	t_{off}		--	100	160	ns
输出上升时间	t_r	$C_L=1000\text{pF}$	--	12	--	ns
输出下降时间	t_f	$C_L=1000\text{pF}$	--	12	--	ns
高低侧延时匹配	MT		--	--	50	ns
死区时间	DT		100	200	300	ns

5. 电路框图


6. 芯片引脚配置

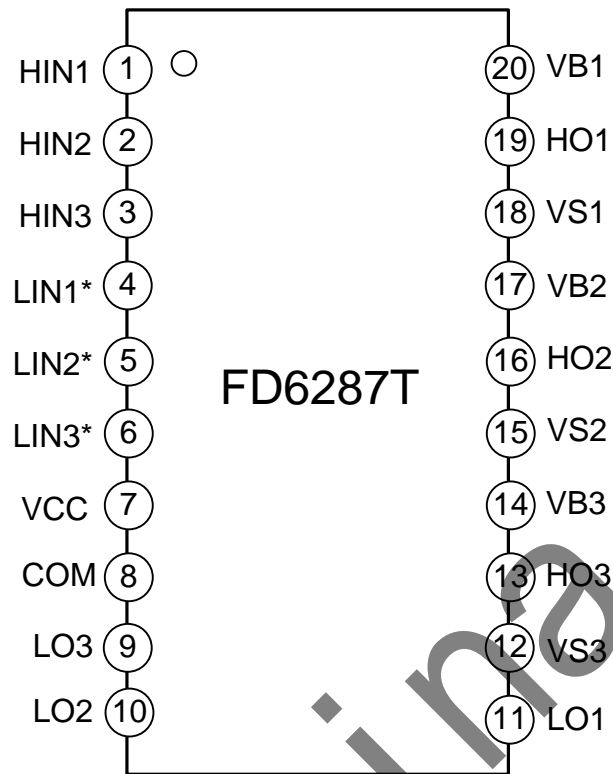
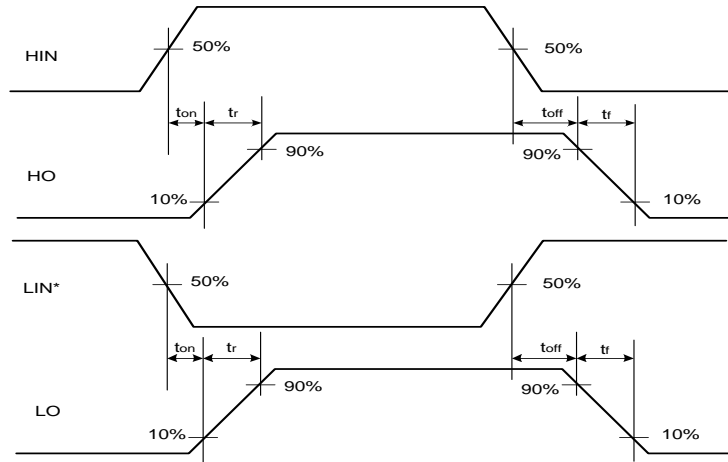


图 6-1 封装管脚图

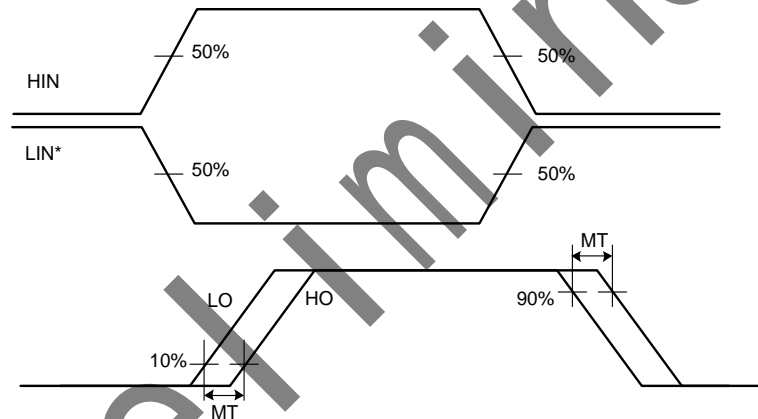
表 6-1 管脚说明

管脚号	管脚名称	管脚描述
1,2,3	HIN1,HIN2,HIN3	高侧输入
4,5,6	LIN1*,LIN2*,LIN3*	低侧输入
7	VCC	低侧供电电压
8	COM	接地
9,10,11	LO3,LO2,LO1	低侧输出
12,15,18	VS3,VS2,VS1	高侧浮动偏移电压
13,16,19	HO3,HO2,HO1	高侧输出
14,17,20	VB3,VB2,VB1	高侧浮动绝对电压

7. 开关时间测试标准

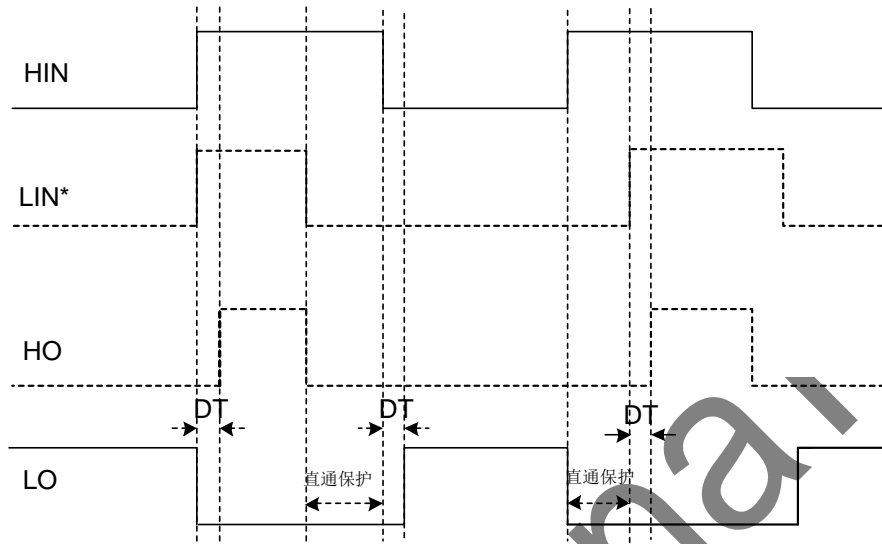


8. 传输时间匹配测试标准



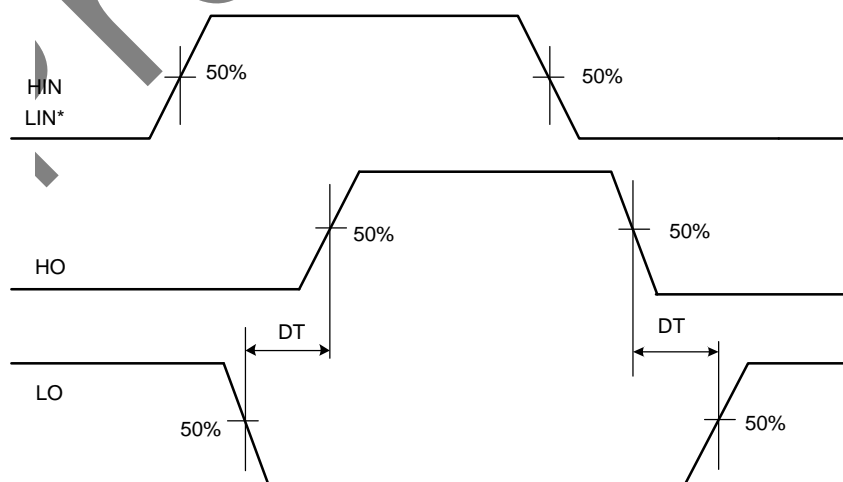
9. 直通防止功能

芯片内部设计专门用于防止功率管直通的保护电路，能有效地防止高侧和低侧输入信号受到干扰时造成的功率管直通损坏。下图表示了直通防止电路如何保护功率管。

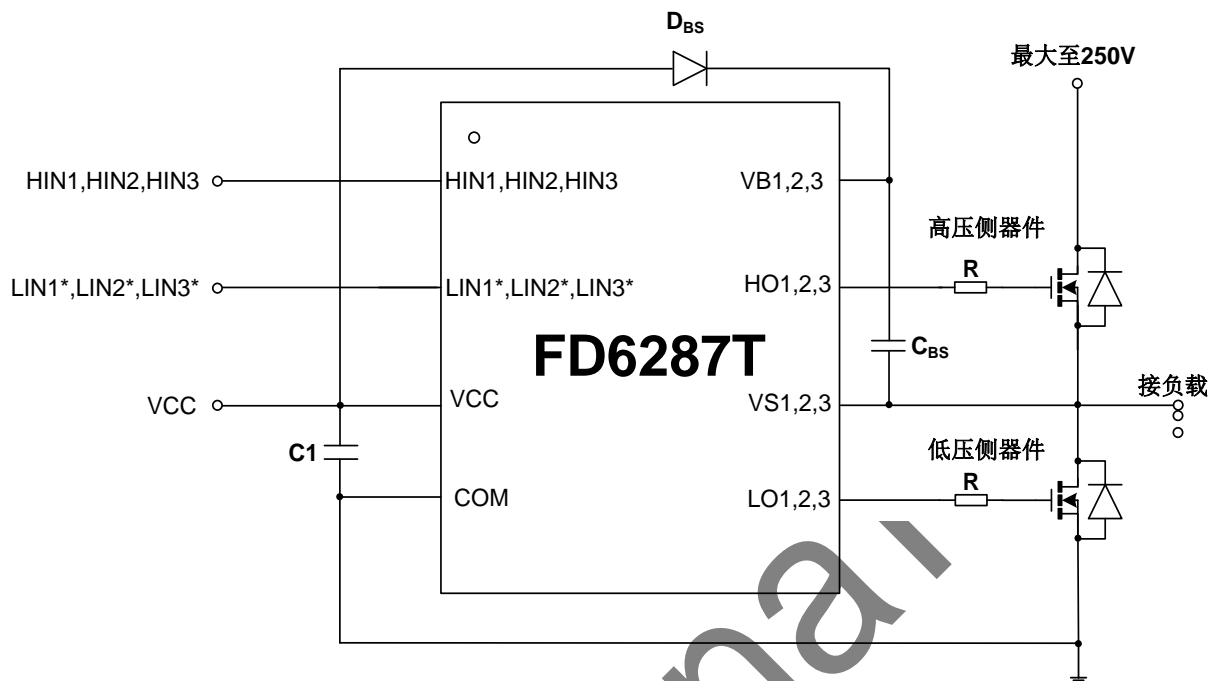


10. 死区功能

芯片内部设置了固定的死区时间保护电路。在死区时间内，高侧和低侧输出均被设置为低电平。所设置的死区时间必须确保一个功率管关断后，再开启另外一个功率管，有效防止产生上下功率管直通现象。如果逻辑输入设置的外部死区时间大于芯片内部设置的死区时间，则以逻辑输入设置的外部死区时间为芯片输出死区时间；如果逻辑输入设置的外部死区时间小于芯片内部设置的死区时间，则芯片输出的死区时间为芯片内部设置的死区时间。下图描述了死区时间、输入信号和驱动器输出信号的时序关系。



11. 典型应用电路



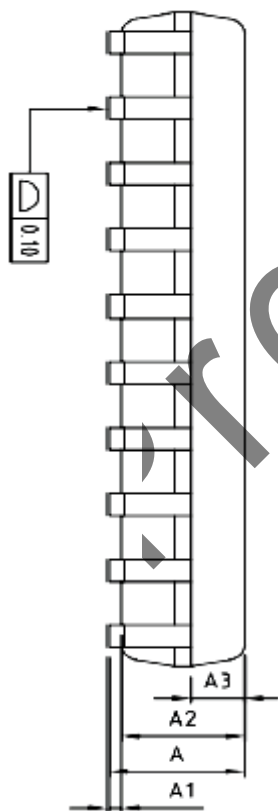
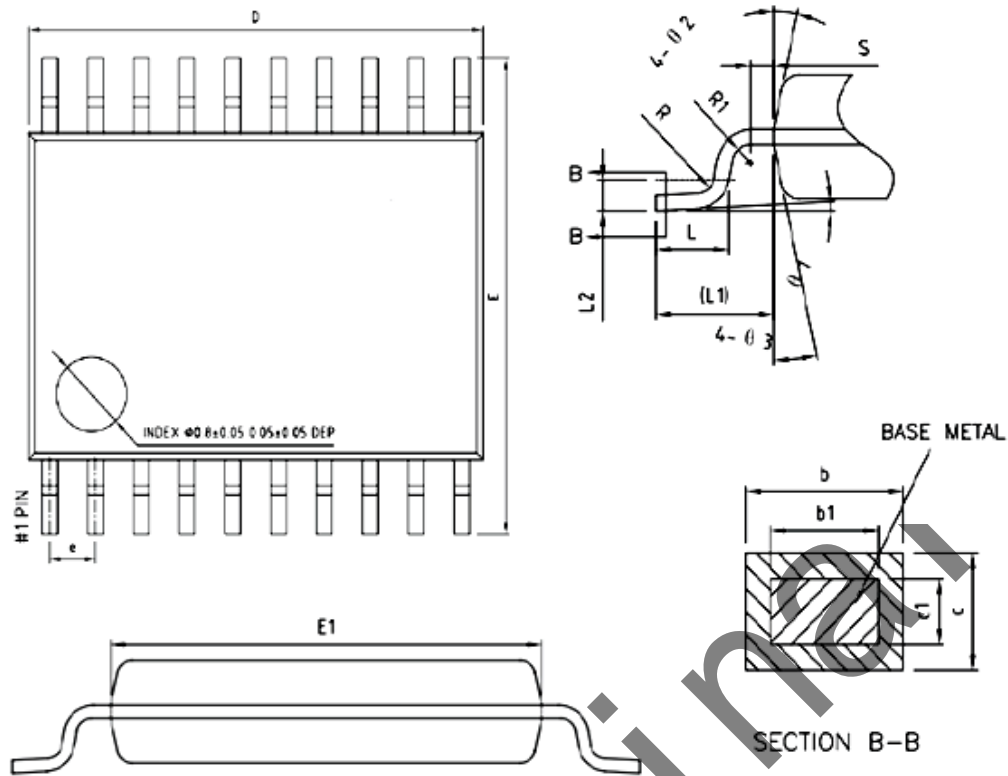
C1: 电源滤波电容, 根据电路情况可选择 $10\ \mu\text{F} \sim 100\ \mu\text{F}$, 尽可能的靠近芯片管脚。

R: 栅极驱动电阻, 阻值根据被驱动器件及死区时间而定。

Dbs: 自举二极管, 应选择高反向击穿电压、恢复时间尽量短的肖特基二极管。

Cbs: 自举电容, 应选择陶瓷电容或钽电容, 可选择 $1\ \mu\text{F} \sim 50\ \mu\text{F}$, 尽可能的靠近芯片管脚。

注: 以上线路及参数仅供参考, 实际的应用电路根据实测结果设定参数。

12. 封装尺寸 (TSSOP-20)


	MIN(mm)	NOM(mm)	MAX(mm)
A	—	—	1.20
A1	0.05	—	0.15
A2	0.80	1.00	1.05
b	0.19	—	0.30
b1	0.19	0.22	0.25
c	0.09	—	0.20
c1	0.09	—	0.16
D	6.40	6.50	6.60
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	0.65BSC		
L	0.45	0.60	0.75
L1	1.00BSC		

产品型号	封装形式	Marking	包装方式	数量
FD6287T	TSSOP20	FD6287T	Tape&Reel	3000

Copyright Notice

Copyright by Fortior Technology (Shenzhen) Co., Ltd. All Rights Reserved.

Right to make changes —Fortior Technology (Shenzhen) Co., Ltd reserves the right to make changes in the products - including circuits, standard cells, and/or software - described or contained herein in order to improve design and/or performance. The information contained in this manual is provided for the general use by our customers. Our customers should be aware that the personal computer field is the subject of many patents. Our customers should ensure that they take appropriate action so that their use of our products does not infringe upon any patents. It is the policy of Fortior Technology (Shenzhen) Co., Ltd. to respect the valid patent rights of third parties and not to infringe upon or assist others to infringe upon such rights.

This manual is copyrighted by Fortior Technology (Shenzhen) Co., Ltd. You may not reproduce, transmit, transcribe, store in a retrieval system, or translate into any language, in any form or by any means, electronic, mechanical, magnetic, optical, chemical, manual, or otherwise, any part of this publication without the expressly written permission from Fortior Technology (Shenzhen) Co., Ltd.

Fortior Technology(Shenzhen) Co.,Ltd.

Room203,2/F, Building No.11,Keji Central Road2,
SoftwarePark, High-Tech Industrial Park, Shenzhen, P.R. China 518057
Tel: 0755-26867710
Fax: 0755-26867715
URL: <http://www.fortiortech.com>

Contained herein

Copyright by Fortior Technology (Shenzhen) Co.,Ltd all rights reserved.